

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-153793

(43)Date of publication of application : 27.05.1992

(51)Int.Cl. G06K 19/07  
B42D 15/10

(21)Application number : 02-279729

(71)Applicant : NEC DATA TERMINAL LTD

(22)Date of filing : 18.10.1990

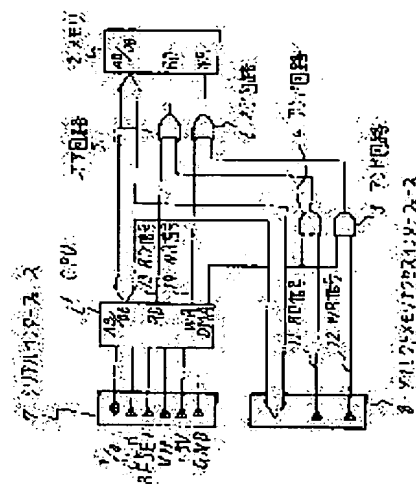
(72)Inventor : YAGI TOSHIYUKI

(54) IC CARD

(57)Abstract:

**PURPOSE:** To shorten a data writing/reading time to a memory by securing an access to the memory via a direct memory access interface after canceling the mask of the read and write signals received from the direct memory access interface.

**CONSTITUTION:** A command is previously transmitted to a CPU 1 via a serial interface 7 so that a direct access is possible to a memory 2. Then the mask is canceled for a read RD signal 11 and a write WR signal 12 received from a direct memory access interface 8. Thus a direct access can be given to the memory 2 via the interface 8. As a result, the data writing/reading time is shortened to the memory 2.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-153793

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)5月27日

G 06 K 19/07  
B 42 D 15/10

5 2 1

6548-2C  
6711-5L

G 06 K 19/00

N

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 ICカード

⑯ 特 願 平2-279729

⑰ 出 願 平2(1990)10月18日

⑱ 発 明 者 八 木 敏 行 東京都調布市上石原3丁目49番地1 日本電気データ機器株式会社

⑲ 出 願 人 日本電気データ機器株式会社 東京都調布市上石原3丁目49番地1

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称

ICカード

特 許 請 求 の 範 囲

データの書き込みおよび読出し動作の制御を行なう制御部と、データを記憶するメモリと、ダイレクトメモリアクセスインターフェースと、前記ダイレクトメモリアクセスインターフェースからの読出し信号および書き込み信号をそれぞれマスクするための回路と、前記制御部に対して信号の送受を行なうシリアルインターフェースとを備え、あらかじめ前記シリアルインターフェースを介して前記制御部にコマンドを送って前記ダイレクトメモリアクセスインターフェースからの前記読出し信号および前記書き込み信号のマスクを解除して前記ダイレクトメモリアクセスインターフェースを介して前記メモリに対してアクセスすることを可能にしたことを特徴とするICカード。

発 明 の 詳 細 な 説 明

(産業上の利用分野)

本発明はICカードに関し、特に、内部にメモリを有し、それに対してデータの書き込みおよび読出しができるICカードに関する。

(従来の技術)

内部にメモリを有し、それに対してデータの書き込みおよび読出しができる従来のICカードは、メモリに対するデータの書き込みおよび読出しはシリアルインターフェースを介して行っている。

(発明が解決しようとする課題)

上述したように、従来のICカードは、メモリに対するデータの書き込みおよび読出しをシリアルインターフェースを介して行っているため、データの送受信のための伝送時間が長くなるという欠点を有している。

(課題を解決するための手段)

本発明のICカードは、データの書き込みおよび読出し動作の制御を行なう制御部と、データを記憶するメモリと、ダイレクトメモリアクセスイン

ターフェースと、前記ダイレクトメモリアクセスインターフェースからの読出し信号および書き込み信号をそれぞれマスクするための回路と、前記制御部に対して信号の送受を行なうシリアルインターフェースとを備え、あらかじめ前記シリアルインターフェースを介して前記制御部にコマンドを送って前記ダイレクトメモリアクセスインターフェースからの前記読出し信号および前記書き込み信号のマスクを解除して前記ダイレクトメモリアクセスインターフェースを介して前記メモリに対してアクセスすることを可能にしたものである。

(実施例)

次に本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例を示す回路図である。

第1図のICカードは、データの書き込みおよび読出し動作の制御を行なう制御部(CPU)1と、データを記憶するメモリ2と、ダイレクトメモリ

メモリアクセスを可能にするためのコマンドをあらかじめシリアルインターフェース7を介してCPUに送ってダイレクトメモリアクセスインターフェースからのRD信号およびWR信号のマスクを解除することにより、ダイレクトメモリアクセスインターフェースを介してメモリに対してアクセスすることが可能となるという効果があり、これによってメモリに対するデータの書き込みおよび読出し時間を短縮できるという効果がある。

図面の簡単な説明

第1図は本発明の一実施例を示す回路図である。

図において、

1……CPU、2……メモリ、3……アンド回路、4……アンド回路、5……オア回路、6……オア回路、7……シリアルインターフェース、8……ダイレクトメモリアクセスインターフェース、11……RD信号、12……WR信号、13

アクセスインターフェース8からの読出し信号(RD信号)11および書き込み信号(WR信号)12をそれぞれマスクするためのアンド回路3および4と、CPU1からのRD信号13およびWR信号14をそれぞれ通過させるオア回路5および6と、シリアルインターフェース7とを有している。

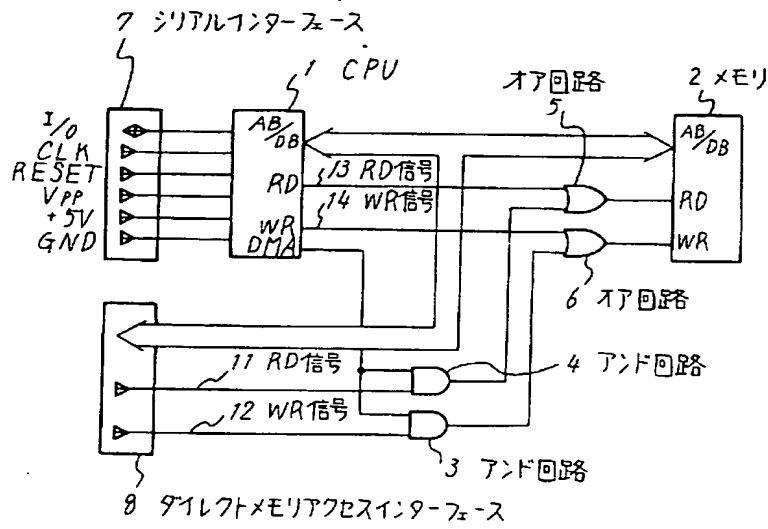
上述のように構成したICカードは、メモリ2に対してダイレクトにアクセスするときは、ダイレクトメモリアクセスを可能にするためのコマンドをあらかじめシリアルインターフェース7を介してCPU1に送ってダイレクトメモリアクセスインターフェース8からのRD信号11およびWR信号12のマスクを解除し、ダイレクトメモリアクセスインターフェース8を介してメモリ2に対してアクセスすることが可能にする。

(発明の効果)

以上説明したように、本発明のICカードは、シリアルインターフェースの他にダイレクトメモリアクセスインターフェースを備え、ダイレクト

……RD信号、14……WR信号。

代理人 弁理士 内原 晋



第 1 図